

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(11)特許出願公開番号

(43)公開日 平成9年(1997)12月2日

審査請求 未請求 請求項の数 4 O L (全10頁)

最終頁に続く

[illegible]

【特許請求の範囲】

【請求項 1】 入力される映像データおよび音声データそれぞれのデータサイズを検出するデータサイズ検出手段と、

入力された前記映像データおよび前記音声データそれぞれをバッファリングするバッファリング手段と、

検出した前記映像データおよび前記音声データそれぞれのデータサイズに基づいて、入力された前記映像データおよび前記音声データの多重化処理を計画する多重化処理計画手段と、

前記多重化処理の計画に従って、少なくともバッファリングした前記映像データと前記音声データとを多重化処理する多重化処理手段と、

前記データサイズ検出手段と前記多重化処理計画手段とを接続し、少なくとも入力された前記映像データおよび前記音声データのデータサイズを伝送する CPU バスと、

入力された前記映像データおよび前記音声データそれぞれを前記バッファリング手段に供給する複数の入力ラインと、

多重化処理したデータストリームを外部に出力する出力ラインとを有し、

前記 CPU バスは、前記入力ラインおよび前記出力ラインから独立しており、前記映像データおよび前記音声データ以外のデータのみを伝送することを特徴とするデータ多重化装置。

【請求項 2】 前記多重化処理計画手段は、外部から入力される付加データの多重化処理をさらに計画し、

前記多重化処理手段は、バッファリングした前記映像データおよび前記音声データと、入力された前記付加データとをさらに多重化する請求項 1 に記載のデータ多重化装置。

【請求項 3】 複数の入力ラインを介して入力される映像データおよび音声データそれぞれのデータサイズを検出し、

入力された前記映像データおよび前記音声データそれぞれをバッファリングし、

検出した前記映像データおよび前記音声データそれぞれのデータサイズを、少なくとも前記複数の入力ラインから独立した CPU バスを介して受け、受けたこれらのデータサイズに基づいて、入力された前記映像データおよび前記音声データの多重化処理を計画し、

前記多重化処理の計画に従って、バッファリングした前記映像データおよび前記音声データを多重化処理し、少なくとも前記 CPU バスから独立した出力ラインを介して外部に出力するデータ多重化方法。

【請求項 4】 外部から入力される付加データの多重化処理をさらに計画し、

バッファリングした前記映像データおよび前記音声データと、入力された前記付加データとをさらに多重化する

請求項 3 に記載のデータ多重化方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】 本発明は、映像データ、音声データおよびサブタイトル等の付加データを多重化し、伝送するためのトランスポートストリームを生成するデータ多重化装置およびその方法であって、特に、MPEG 方式等により圧縮符号化した映像データおよび音声データを扱うデータ多重化装置およびその方法に関する。

10 【 0 0 0 2 】

【従来の技術および発明が解決しようとする課題】 映画あるいは音楽プロモーション等の音声データおよび映像データのデジタルテレビジョン放送が実用化されている。このようなデジタルテレビジョン放送においては、例えば、音楽の音声データをいわゆるサラウンド (surround) 対応のデータにする、音声データを数カ国語対応に用意する、あるいは、映像データに数カ国語の字幕を付す等の処理を行った音声データ、映像データおよび付加データを多重化してトランスポートストリームを生成し、視聴者に配信したいという要請がある。

20

【 0 0 0 3 】 本発明は上述のような要請に応えるためになされたものであり、デジタルテレビジョン放送等において、音声データ、映像データおよび付加データの多重化に適したデータ多重化装置およびその方法を提供することを目的とする。また、本発明は、デジタルテレビジョン放送用等の音声データ、映像データおよび付加データの高速多重化に好適で、しかも、付加データの種類および処理の変更に柔軟に対応しうるデータ多重化装置およびその方法を提供することを目的とする。

30

【 0 0 0 4 】

【課題を解決するための手段】 上記目的を達成するために、本発明に係るデータ多重化装置は、入力される映像データおよび音声データそれぞれのデータサイズを検出するデータサイズ検出手段と、入力された前記映像データおよび前記音声データそれぞれをバッファリングするバッファリング手段と、検出した前記映像データおよび前記音声データそれぞれのデータサイズに基づいて、入力された前記映像データおよび前記音声データの多重化処理を計画する多重化処理計画手段と、前記多重化処理の計画に従って、バッファリングした前記映像データおよび前記音声データを多重化処理する多重化処理手段と、前記データサイズ検出手段と前記多重化処理計画手段とを接続し、少なくとも入力された前記映像データおよび前記音声データのデータサイズを伝送する CPU バスと、入力された前記映像データおよび前記音声データそれぞれを前記バッファリング手段に供給する複数の入力ラインと、多重化処理したデータストリームを外部に出力する出力ラインとを有し、前記 CPU バスは、前記入力ラインおよび前記出力ラインから独立しており、前記映像データおよび前記音声データ以外のデータのみを

50

伝送することを特徴とする。

【0005】好適には、前記多重化処理計画手段は、外部から入力される付加データの多重化処理をさらに計画し、前記多重化処理手段は、バッファリングした前記映像データおよび前記音声データと、入力された前記付加データとをさらに多重化する。

【0006】本発明に係るデータ多重化装置は、例えば、デジタルテレビジョン放送用等の映像データと音声データとを多重化し、さらに、多重化したデータに字幕等の付加データ（プライベートデータ）をさらに多重化してトランスポートストリームを生成する装置であって、多重化の対象となる映像データ等と、多重化の制御に用いられるデータサイズ等の制御データとが、別々のラインを介して伝送されることを特徴とする。

【0007】本発明に係るデータ多重化装置において、データサイズ検出手段は、例えば、MPEG方式等により圧縮符号化され、それぞれ個別の入力ライン介して入力される映像データおよび音声データそれぞれのデータ量を計数し、データサイズを検出する。バッファリング手段は、例えば、入力される映像データ、音声データおよび第1の付加データそれぞれに対応して設けられたFIFOメモリであって、入力される映像データおよび音声データそれぞれをバッファリングする。

【0008】多重化処理計画手段は、映像データ等の入力に用いられる入力ライン、および、多重化した映像データ等を出力する出力ラインとは独立し、映像データ等を伝送しないCPUバスを介してデータサイズ検出手段から入力される映像データ等のデータサイズに基づいて、映像データ、音声データおよび付加データの多重化の順番、タイミング調整およびスケジューリング等の多重化方法を計画し、計画した多重化方法に基づいて多重化処理手段の選択を制御し、上記各データの多重化を制御する。

【0009】多重化処理手段は、例えば、バッファリングした映像データ、音声データおよび字幕用のデータ等の付加データのいずれかを、多重化処理の計画に従って順次、選択して多重化し、出力ラインを介して出力する。

【0010】また、本発明に係るデータ多重化方法は、複数の入力ラインを介して入力される映像データおよび音声データそれぞれのデータサイズを検出し、入力された前記映像データおよび前記音声データそれぞれをバッファリングし、検出した前記映像データおよび前記音声データそれぞれのデータサイズを、少なくとも前記複数の入力ラインから独立したCPUバスを介して受け、受けたこれらのデータサイズに基づいて、入力された前記映像データおよび前記音声データの多重化処理を計画し、前記多重化処理の計画に従って、バッファリングした前記映像データおよび前記音声データを多重化処理し、少なくとも前記CPUラインから独立した出力ライ

ンを介して外部に出力する。

【0011】好適には、外部から入力される付加データの多重化処理をさらに計画し、バッファリングした前記映像データおよび前記音声データと、入力された前記付加データとをさらに多重化する。

【0012】

【発明の実施の形態】

第1実施例

以下、本発明の第1の実施例を説明する。図1は、第1の実施例として示す本発明に係るデータ多重化装置1の構成を示す図である。図1に示すように、データ多重化装置1は、ビデオエンコーダ(video encoder) 20、オーディオエンコーダ(audio encoder) 24およびサブタイトルエンコーダ(subtitle encoder) 28および多重化装置(multiplexer) 10から構成され、多重化装置10は、バッファメモリ(buffer) 100およびトランスポートストリーム生成装置(transport stream maker) 102から構成される。

【0013】データ多重化装置1は、これらの構成部分により、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28それぞれによりエンコードされた映画あるいは音楽プロモーション用のビデオストリーム(video stream)、オーディオストリーム(audio stream)およびサブタイトルストリーム(subtitle stream)を1つに多重化してトランスポートストリーム(transport stream)を生成する。

【0014】ビデオエンコーダ20は、編集装置等の外部機器（図示せず）から入力される映像データを、例えばMPEG2方式等により圧縮符号化し、ビデオストリームとして多重化装置10のバッファメモリ100に対して出力する。オーディオエンコーダ24は、外部機器から入力される音声データを、例えばMPEG2方式等により圧縮符号化し、オーディオストリームとして多重化装置10のバッファメモリ100に対して出力する。サブタイトルエンコーダ28は、サブタイトルデータを生成する外部機器から入力されるサブタイトルデータを、線形量子化処理および固定長符号化処理によりエンコードし、サブタイトルストリームとして多重化装置10のバッファメモリ100に対して出力する。

【0015】多重化装置10のバッファメモリ100は、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28からそれぞれ入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームをバッファリングしてトランスポートストリーム生成装置102に対して出力する。トランスポートストリーム生成装置102は、例えば、マイクロプロセッサ(CPU)等を用いた高速コンピュータから構成され、バッファメモリ100にバッファリングされたビデオストリーム、オーディオストリームおよびサブタイトルストリーム（それぞれをエレメンタリスト

リームとも記す)を所定のタイミングで読み出してスケジューリングを行い、トランスポートストリームの伝送フォーマットに合わせてヘッダ等を付加してトランスポートストリームを生成し、出力する。

【0016】第1の実施例として示したデータ多重化装置1によれば、映画等の音声データ、映像データおよびサブタイトルデータをMPEG方式等により圧縮符号化し、圧縮符号化したこれらのデータを多重化して1つのトランスポートストリームを生成し、出力することができる。

【0017】第2実施例

以下、本発明の第2の実施例を説明する。第1の実施例として示したデータ多重化装置1は、バッファメモリ100が全てのエレメンタリストリームをバッファメモリ100に一度、蓄積し、さらに、トランスポートストリーム生成装置102のCPUがスケジューリングおよびヘッダ(header)の付加等の処理を行ってトランスポートストリームを生成する。このように、処理を行うCPUが直接、CPUがエレメンタリストリームの各ワード

(バイト)に対してデータバスを介してアクセスして処理を行うことによりトランスポートストリームを生成する方法は、トランスポートストリーム生成装置102のデータバスに生じるバスネック等が原因となって高速処理ができず、高速なトランスポートストリームの生成に適用しえない。

【0018】第2の実施例として示す本発明に係るデータ多重化装置2は、かかるデータ多重化装置1の問題点を解決するための装置であり、エレメンタリストリーム多重化のスケジューリングを行う制御系と、直接にエレメンタリストリームを多重化する多重化系とを分離することにより高速なトランスポートストリームの生成を可能としている。

【0019】図2は、第2の実施例として示す本発明に係るデータ多重化装置2の構成を示す図である。図3は、図2に示したビデオエンコーダ20の構成を示す図である。図4は、図2に示したオーディオエンコーダ24の構成を示す図である。

【0020】図2に示すように、データ多重化装置2は、ビデオエンコーダ20、オーディオエンコーダ24、サブタイトルエンコーダ28、多重化系12および制御系42から構成される。多重化系12は、入力用のFIFOメモリ32a、32b、32c、第1のスイッチ回路(switch)34、第2のスイッチ回路36、出力用のFIFOメモリ38およびSCSI(small computer system interface)インターフェース回路(SCSIF回路)40から構成される。

【0021】制御系42は、データサイズ計数用インターフェース回路(データサイズIF)30a、30b、30c、RAM430、イーサネットインターフェース回路(ether-net interface;ENIF回路)420、シ

リアルインターフェース回路(serial interface;SIF回路)422、CPU424、処理用RAM426および制御データ用RAM428がCPUバスを介して相互に接続された構成を採る。

【0022】ビデオエンコーダ20は、図3に示すように、加算回路202、DCT回路204、量子化回路(quantize)206、逆量子化回路(1 quantize)208、逆DCT回路(1 DCT)210、加算回路212、フレームメモリ回路216、可変長符号化回路(VLC回路)218、ビットレート制御回路(bit rate control)220、可変長符号バッファ(VLCバッファ)222から構成され、外部機器から入力される映像データVideoINをMPEG2方式により圧縮符号化し、ビデオストリーム(MPEG Video stream)を生成し、データ多重化装置2のデータサイズIF30aおよびFIFOメモリ32aに対して出力する。

【0023】オーディオエンコーダ24は、図4に示すように、サブバンド分析フィルタバンク(SAFB)240、線形量子化回路242、ビット圧縮回路244、FFT(fast fourier transfer)回路246、心理聴覚モデル248、動的ビット割り当て回路250、スケールファクタ選択情報記憶回路252、スケールファクタ抽出回路254、サイド情報符号化回路256およびビットストリーム生成回路258から構成され、外部機器から入力された音声データ(Audio入力)を、MPEG2方式により圧縮符号化し、オーディオストリーム(MPEG Audio stream)を生成し、データ多重化装置2のデータサイズIF30bおよびFIFOメモリ32bに対して出力する。サブタイトルエンコーダ28は、第1の実施例においてと同様に、外部機器から入力されるサブタイトルデータ等のプライベートデータをエンコードする。

【0024】また、エンコード済みサブタイトルデータを外部機器から直接、受け取ってもよく、例えば、ENIF回路420がイーサネットワーク等のLANを介して、または、SIF422がシリアルラインを介してエンコード済みサブタイトルデータを受け取り、CPUバスを介してRAM430に対して出力する。エンコード済みサブタイトルデータは、エンコード済みのビデオデータあるいはエンコード済みのオーディオデータに比べ、データ量が極端に少なく、CPUバスを介して伝送しても、CPUバスのデータトラフィックに影響を与えないので、問題が生じることはない。

【0025】この場合、エンコード済みのサブタイトルデータに付されているヘッダに書かれたヘッダサイズをENIF回路420またはSIF422が検出し、検出したヘッダサイズをCPUバスを介してCPU424に対して出力する。また、RAM430は、CPU424の制御に従って、入力されたエンコード済みのサブコードデータをスイッチ回路34の入力端子dに対して出力

する。

【0026】多重化系12(図1)において、FIFOメモリ32a、32b、32cはそれぞれ、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28からそれぞれ入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームをバッファリングし、スイッチ回路34の入力端子a、b、cに対して出力する。

【0027】スイッチ回路34は、制御信号(control)を介した多重化系12の制御に従って、入力端子a、b、c、dのいずれかを選択し、これらの入力端子それぞれに入力されるエレメンタリストリームのいずれかを選択して多重化し、スイッチ回路36の入力端子bに対して出力する。なお、スイッチ回路34は、入力端子のいずれにも入力されるエレメンタリストリームがない場合、あるいは、スタフピング処理を行う場合等は、入力端子a、b、c、dのいずれをも選択せず、所定のブランクデータ(連続した論理値1または0)を出力する。

【0028】スイッチ回路36は、制御信号(control)を介した多重化系12の制御に従って、入力端子a、bのいずれかを選択し、入力端子bにスイッチ回路34から入力されるエレメンタリストリームのいずれか、または、入力端子aに処理用RAM426から入力されるプライベートデータストリーム(ヘッダデータ)を選択して多重化し、FIFOメモリ38およびSCSIF回路40に対して出力する。

【0029】FIFOメモリ38は、スイッチ回路36が多重化したデータストリームをバッファリングし、トランスポートストリームとして通信回線等の外部機器(図示せず)に対して出力する。SCSIF回路40は、スイッチ回路36が多重化したデータストリームを、ハードディスク装置(HDD)あるいは光磁気ディスク装置(MOD)の記録装置等(図示せず)に対して出力し、記録させる。

【0030】制御系42において、データサイズIF30a、30b、30cはそれぞれ、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28から入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームのフレームごとのデータサイズ(size)を計数し、CPUバスを介してCPU424に対して出力する。なお、データサイズの計数は、データサイズIF30a、30b、30cに内蔵されたカウンタにより行われる。また、データサイズの計数は、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28が出力する各エレメンタリストリームのフレームごとのデータサイズを、データサイズIF30a、30b、30cが検出することによっても可能である。

【0031】ENIF回路420は、イーサネット等の

LAN(図示せず)を介して入力されてくるプライベートデータ(private data)を受け入れ、CPUバスを介してCPU424に対して出力する。SIF回路422は、例えばコンピュータから入力されるシリアル形式のプライベートデータを受け入れ、CPU424に対して出力する。なお、プライベートデータの例として、上述したサブタイトルデータ、クロズドキャプションデータおよびユーザーデータを挙げることができる。

【0032】CPU424は、例えば、マイクロプロセッサおよびプログラム格納用のROMおよびこれらの周辺回路から構成され、データサイズIF30a、30b、30c、ENIF回路420またはSIF回路422から入力されるデータサイズを処理用RAM426に記憶し、処理用RAM426に記憶したデータサイズに基づいて、エレメンタリストリームの多重化の順番、多重化のタイミング調整およびスケジューリング等の多重化方法の計画を行い、計画した多重化方法に従ってスイッチ回路34、36の多重化動作をCPUバスを介して制御する。

【0033】また、制御データ用RAM428は、CPU424の処理にかかわる制御用のデータを記憶しており、CPU424は、制御データ用RAM428に記憶された制御データを用いたスケジューリングに従って、ヘッダデータを処理用RAM426上に作成し、スイッチ回路36の入力端子aに対して出力する。また、ヘッダデータの一部は、ENIF回路240またはSIF回路422を介して入力され、RAM426に記憶されたプライベートデータ(ユーザーデータ)に基づいて作成される場合もある。

【0034】以下、データ多重化装置2の動作を説明する。ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28はそれぞれ、入力される映像データ、音声データおよびサブタイトルデータをエンコードする。データサイズIF30a、30b、30cはそれぞれ、ビデオストリーム、オーディオストリームおよびサブタイトルストリームのデータサイズを計数し、CPU424に対して出力する。

【0035】なお、サブタイトルエンコーダ28ではなく、ENIF回路420がイーサネット等のLANを介して、または、SIF回路422がシリアルラインを介してエンコード済みのサブタイトルデータを受け取る場合には、ENIF回路420またはSIF回路422がデータサイズを検出し、CPUバスを介してCPU424に対して出力する。また、RAM430は、CPU424の制御に従って、入力されたエンコード済みサブコードデータを、スイッチ回路34の入力端子dに対して出力する。

【0036】図5は、図2に示したデータ多重化装置2のCPU424の処理を示すフローチャートである。なお、図5に示した処理は、ビデオフレームごとに行な

れる。図5に示すように、ステップ102 (S102) において、CPU424は、データサイズIF30aからビデオストリームのフレームごとのデータサイズを受信すると、処理用RAM426に受信したデータサイズを格納する。また、CPU424は、データサイズIF30b、30c、ENIF回路420またはSIF回路422から入力されるデータサイズを受け取り次第、処理用RAM426に記憶する。

【0037】ステップ103 (S103) において、CPU424は、変数nを初期化する。ステップ104 (S104) において、CPU424は、上述した多重化方法の計画を行う。

【0038】さらに、CPU424は、この処理におけるループの回数Nを決定する。ループ回数Nは1ビデオフレーム期間に挿入されるパケット数を示し、ループ回数Nの値は、パケットサイズが188Byte固定であることから、トランスポートストリームのデータレートに依存する。つまり、ループ回数Nは、次式 $[N = \{\text{トランスポートストリームのデータレート (Byte)}\} \div 30 \text{ (NTSC方式の場合)} \div 188 \text{ (Byte)}]$ から算出され、CPU424は、ループ回数Nと、受け取った各データサイズとに基づいて、多重化のスケジューリングを行う。なお、PAL方式の場合のループ回数Nは、次式 $[N = \{\text{トランスポートストリームのデータレート (Byte)}\} \div 25 \div 188 \text{ (Byte)}]$ から算出される。

【0039】ステップ106 (S106) において、CPU424は、計画した多重化方法が、ビデオストリームを出力することを示すか否かを判断する。多重化方法が、ビデオストリームを出力することを示す場合には、CPU424はS107の処理に進み、ビデオストリームを出力することを示さない場合には、S110の処理に進む。

【0040】ステップ107 (S107) において、CPU424は、スイッチ回路36を制御して、RAM426から入力されるビデオ用のヘッダデータ(a)を選択させ、出力させる。ステップ108 (S108) において、CPU424は、スイッチ回路34を制御してビデオストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてビデオストリームをトランスポートストリームに多重化させる。

【0041】ステップ110 (S110) において、CPU424は、計画した多重化方法が、音声ストリームを出力することを示すか否かを判断する。多重化方法が、音声ストリームを出力することを示す場合には、CPU424はS111の処理に進み、音声ストリームを出力することを示さない場合には、S114の処理に進む。

【0042】ステップ111 (S111) において、CPU

PU424は、スイッチ回路36を制御して、RAM426から入力されるオーディオ用のヘッダデータ(a)を選択させ、出力させる。ステップ112 (S112) において、CPU424は、スイッチ回路34を制御してオーディオストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてオーディオストリームをトランスポートストリームに多重化させる。

【0043】ステップ114 (S114) において、CPU424は、計画した多重化方法が、サブタイトルエンコーダからのサブタイトルストリームを出力することを示すか否かを判断する。CPU424は、多重化方法がサブタイトルストリームを出力することを示す場合にはS115の処理に進み、多重化方法がサブタイトルストリームを出力することを示さない場合にはS118の処理に進む。ステップ115 (S115) において、CPU424は、スイッチ回路36を制御して、RAM426から入力されるサブタイトル用のヘッダデータ(a)を選択させ、出力させる。

【0044】ステップ116 (S116) において、CPU424は、スイッチ回路34を制御してサブタイトルストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてサブタイトルストリームをトランスポートストリームに多重化させる。ステップ118 (S118) において、CPU424は、計画した多重化方法がヘッダデータを付加することを示すか否かを判断する。CPU424は、多重化方法がヘッダデータを出力することを示す場合にはS119の処理に進み、ヘッダデータを出力することを示さない場合にはS122の処理に進む。

【0045】ステップ119 (S119) において、CPU424は、スイッチ回路36を制御してプライベートデータストリームを選択させてプライベートデータストリーム(ヘッダデータ)をトランスポートストリームに多重化させる。ステップ120 (S120) において、CPU424は、スイッチ回路34、36およびRAM430を制御して、RAM430からのプライベートデータを出力させて、トランスポートストリームに多重化させる。

【0046】ステップ122 (S122) において、CPU424は、変数n=Nであるか否かを判断する。変数n=Nの場合には処理を終了し、n≠Nの場合にはS106の処理に進む。

【0047】FIFOメモリ38は、FIFOメモリ38から出力されるトランスポートストリームをバッファリングして、通信回線等に対して送出する。SCSIF回路40は、FIFOメモリ38から出力されるトランスポートストリームをハードディスク装置等に対して送出し、記録させる。

【0048】以上説明したように、本発明に係るデータ

多重化装置 2 においては、データ量が非常に多いエレメンタリストリームを CPU バス上で伝送することがないので、CPU バス上でバスネックが生じて高速なエレメンタリストリームのトランスポートストリームに対する多重化が妨げられることがない。従って、データ多重化装置 2 は、高速なトランスポートストリームを生成するために好適である。

【0049】また、CPU 424 のソフトウェア処理により、トランスポートストリームを生成するたびに多重化方法を計画するので、例えば、エレメンタリストリームをハードウェアによりトランスポートストリームに多重化する場合に比べて、付加するプライベートデータストリーム（ヘッダデータ）の種類および数を任意に変更可能であるという特徴がある。従って、プライベートデータストリームの種類および数の変更が容易である。

【0050】なお、データ多重化装置 2 に対しては、トランスポートストリームに多重化するエレメンタリストリームの数を増減する、あるいは、ENIF 回路 420 および SIF 回路 422 の数を増減する変更を加えることが可能である。また、第 2 の実施例として示した他に、サブタイトルストリームの代わりに、例えば、編集処理および放送時の処理に係るデータストリームをトランスポートストリームに多重化する等、データ多重化装置 2 は、種々の構成を採ることができる。

【0051】

【発明の効果】以上述べたように、本発明に係るデータ多重化装置およびその方法は、ディジタルテレビジョン放送等において、音声データ、映像データおよびブライ

ベートデータの多重化に好適である。また、本発明に係るデータ多重化装置およびその方法は、ディジタルテレビジョン放送用等の音声データ、映像データおよび付加データの高速多重化に好適で、しかも、付加データの種類および処理の変更に柔軟に対応しうる。

【図面の簡単な説明】

【図 1】第 1 の実施例として示す本発明に係るデータ多重化装置の構成を示す図である。

【図 2】第 2 の実施例として示す本発明に係るデータ多重化装置の構成を示す図である。

【図 3】図 2 に示したビデオエンコーダの構成を示す図である。

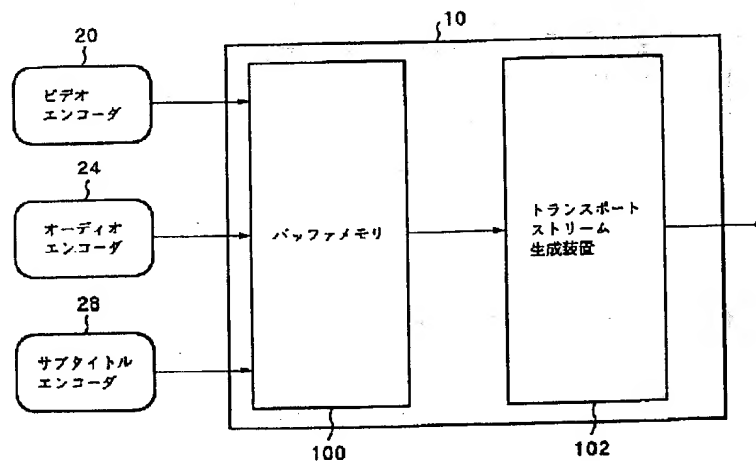
【図 4】図 2 に示したオーディオエンコーダの構成を示す図である。

【図 5】図 2 に示したデータ多重化装置の CPU の処理を示すフローチャートである。

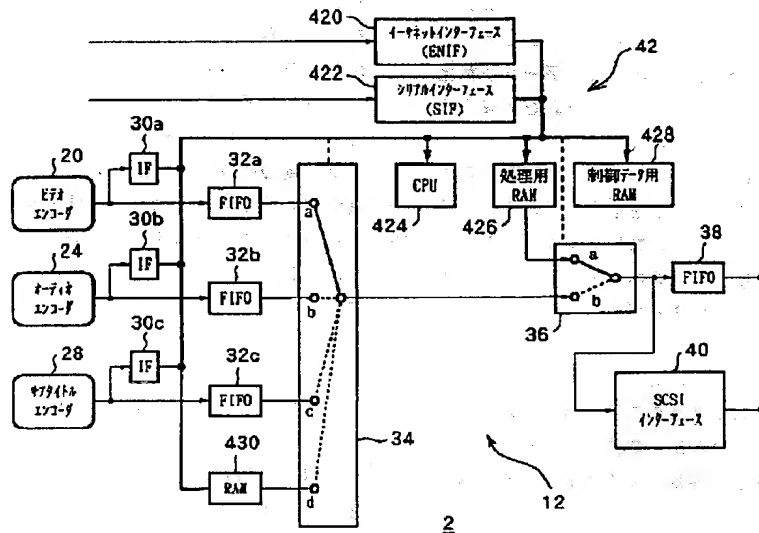
【符号の説明】

1, 2…データ多重化装置、10…多重化装置、100…バッファメモリ、102…トランスポートストリーム生成装置、12…多重化系、20…ビデオエンコーダ、24…オーディオエンコーダ、28…サブタイトルエンコーダ、32a, 32b, 32c…FIFOメモリ、34, 36…スイッチ回路、38…FIFOメモリ、40…SCSIF回路、42…制御系、30a, 30b, 30c…データ量IF、420…ENIF回路、422…SIF回路、424…CPU、426…処理用RAM、428…制御データ用RAM、430…RAM。

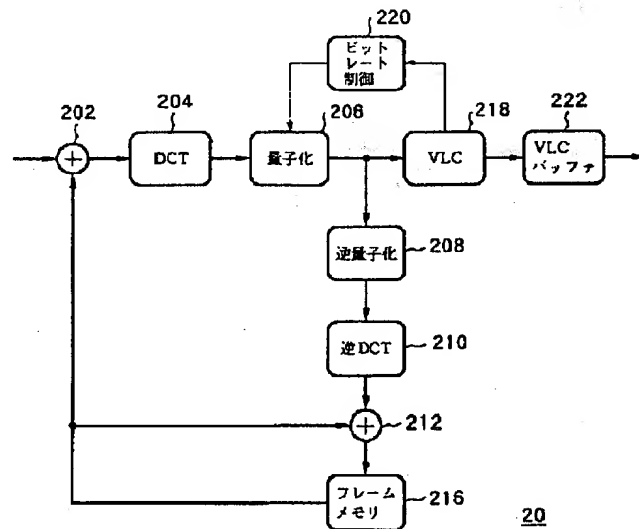
【図 1】



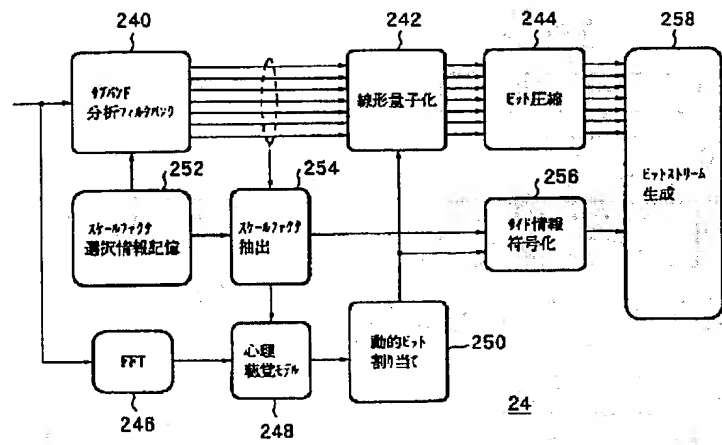
【図 2】



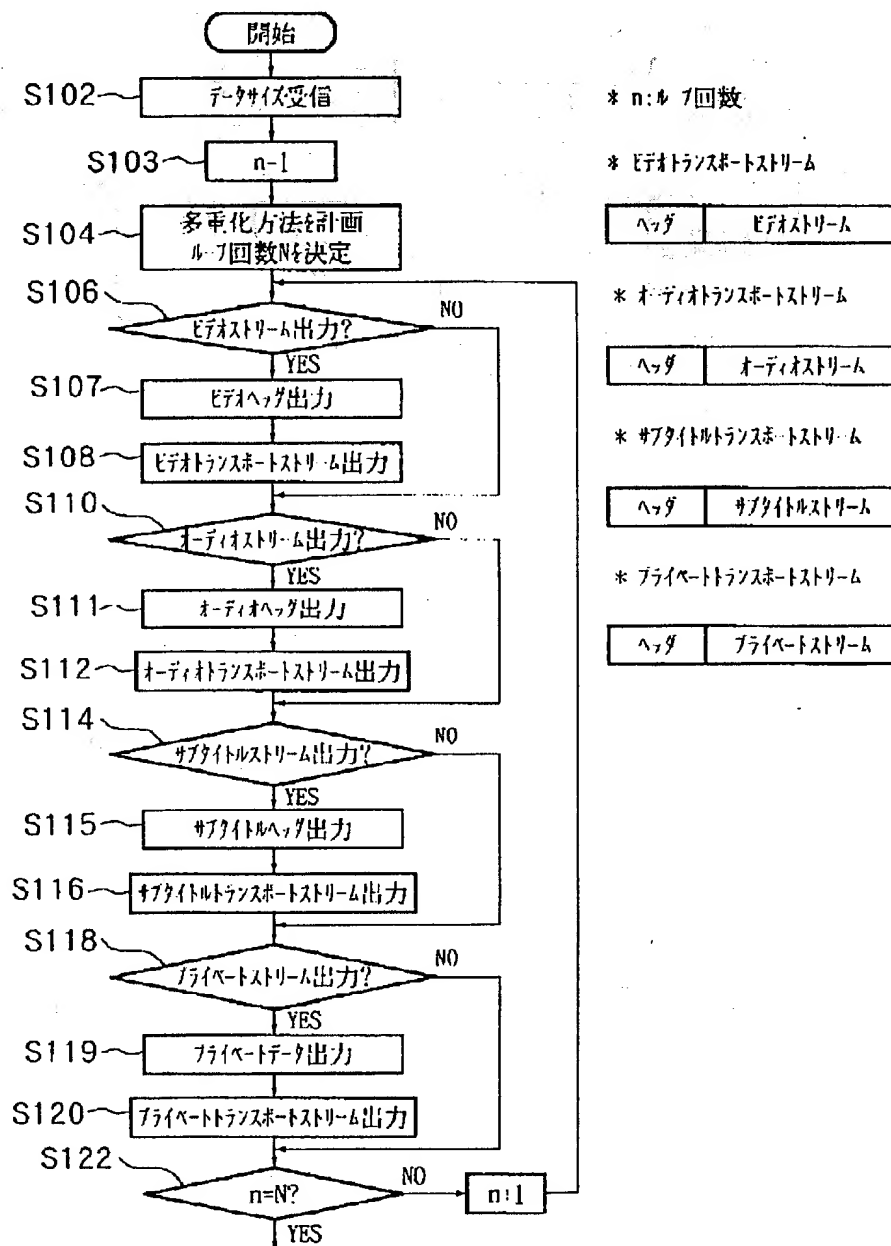
【図 3】



【 図 4 】



【図 5】



フロントページの続き

(72) 発明者 宮沢 智司
 東京都品川区北品川 6 丁目 7 番 3 5 号 ソ
 ニー株式会社内

JP 09-312625

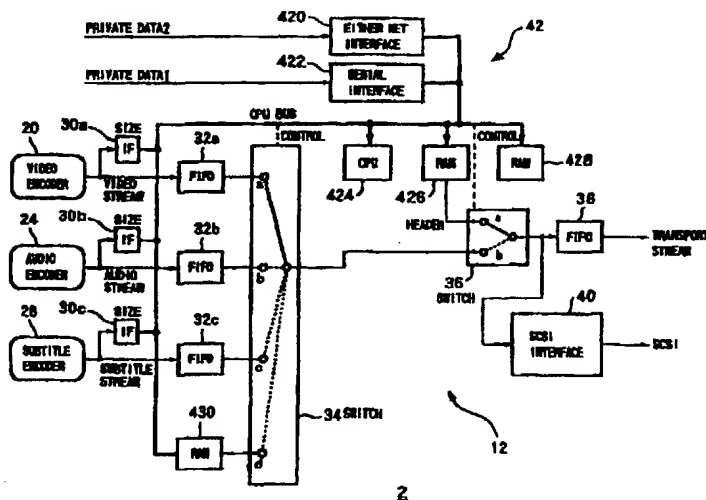
PCT

WORLD INTELLECTUAL PROPERTY ORGANIZATION
International Bureau

INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification ⁶ : H04N 7/52		A1	(11) International Publication Number: WO 97/35435
			(43) International Publication Date: 25 September 1997 (25.09.97)
(21) International Application Number: PCT/IB97/00543		(81) Designated States: CN, KR, US, European patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(22) International Filing Date: 18 March 1997 (18.03.97)			
(30) Priority Data: 8/62474 19 March 1996 (19.03.96) JP		Published With international search report. Before the expiration of the time limit for amending the claims and to be republished in the event of the receipt of amendments.	
(71) Applicant (for all designated States except US): SONY CORPORATION [JP/JP]; 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141 (JP).			
(72) Inventors; and			
(75) Inventors/Applicants (for US only): OBIKANE, Nobuhisa [JP/JP]; Sony Corporation, 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141 (JP). KITAZAWA, Toshihiko [JP/JP]; Sony Corporation, 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141 (JP). SETOGAWA, Toshiaki [JP/JP]; Sony Corporation, 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141 (JP). MIYAZAWA, Satoshi [JP/JP]; Sony Corporation, 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141 (JP).			

(54) Title: DATA MULTIPLEXING APPARATUS AND METHOD THEREOF



(57) Abstract

A data multiplexer and a method thereof for multiplexing audio data, video data and additional data for digital television broadcasting. Size information for such data may be obtained and supplied by way of a CPU bus to a CPU which utilizes such size information in controlling a multiplexing operation. The audio, video and additional data may be multiplexed under the control of the CPU without being supplied to the CPU. As a result, high speed multiplexing may be performed.

FOR THE PURPOSES OF INFORMATION ONLY

Codes used to identify States party to the PCT on the front pages of pamphlets publishing international applications under the PCT.

AL	Albania	ES	Spain	LS	Lesotho	SI	Slovenia
AM	Armenia	FI	Finland	LT	Lithuania	SK	Slovakia
AT	Austria	FR	France	LU	Luxembourg	SN	Senegal
AU	Australia	GA	Gabon	LV	Latvia	SZ	Swaziland
AZ	Azerbaijan	GB	United Kingdom	MC	Monaco	TD	Chad
BA	Bosnia and Herzegovina	GE	Georgia	MD	Republic of Moldova	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagascar	TJ	Tajikistan
BE	Belgium	GN	Guinea	MK	The former Yugoslav Republic of Macedonia	TM	Turkmenistan
BF	Burkina Faso	GR	Greece	ML	Mali	TR	Turkey
BG	Bulgaria	HU	Hungary	MN	Mongolia	TT	Trinidad and Tobago
BJ	Benin	IE	Ireland	MR	Mauritania	UA	Ukraine
BR	Brazil	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Iceland	MX	Mexico	US	United States of America
CA	Canada	IT	Italy	NE	Niger	UZ	Uzbekistan
CF	Central African Republic	JP	Japan	NL	Netherlands	VN	Viet Nam
CG	Congo	KE	Kenya	NO	Norway	YU	Yugoslavia
CH	Switzerland	KG	Kyrgyzstan	NZ	New Zealand	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Democratic People's Republic of Korea	PL	Poland		
CM	Cameroon	KR	Republic of Korea	PT	Portugal		
CN	China	KZ	Kazakhstan	RO	Romania		
CU	Cuba	LC	Saint Lucia	RU	Russian Federation		
CZ	Czech Republic	LI	Licchtenstein	SD	Sudan		
DE	Germany	LK	Sri Lanka	SE	Sweden		
DK	Denmark	LR	Liberia	SG	Singapore		
EE	Estonia						

DATA MULTIPLEXING APPARATUS AND METHOD THEREOF

BACKGROUND OF THE INVENTION

The present invention relates to an apparatus and a method for multiplexing video data, audio data and
5 additional data such as subtitles and generating a transport stream for transmission, wherein the video data and audio data may be compressed and encoded according to a MPEG standard or the like.

In digital television broadcasting systems,
10 audio data and video data may be processed for particular applications such as movies or music promotions. More specifically, in such digital television broadcasting systems, data may be processed into data suitable for a so-called surround system, audio data may be processed so
15 as to be presented in several languages, or audio data, video data and additional data may be multiplexed so as to generate a transport stream wherein a dialogue may be superimposed in a number of languages, and broadcasted to viewers.

OBJECTS AND SUMMARY OF THE INVENTION

20 An object of the present invention is to provide a data multiplexer and a method thereof for enabling audio data, video data and additional data to be multiplexed in a digital television broadcasting system
25 or the like.

Another object of the present invention is to provide a data multiplexer and a method as aforesaid wherein the data may be multiplexed at a relatively high speed and wherein changes in the type of the additional
30 data and in processing may be readily accommodated.

According to an aspect of the present invention, a data multiplexing apparatus is provided which comprises a data size detecting device for detecting data sizes of input video data and audio data,
35 a buffer device for buffering the input video data and audio data, a device for formulating a multiplexing plan for the input video data and audio data in response to

the detected data sizes and for controlling the multiplexing of the video data and audio data in response to the multiplexing plan so as to obtain a multiplexed data stream, a bus for connecting the data size detecting means and the controlling device, a data supply line for supplying the input video data and audio data to the buffer device, and a data output line for outputting the multiplexed data stream to an external apparatus. The bus is separate from the data supply line means and the data output line means so that the video data and audio data do not pass through the bus.

Preferably, the controlling device may include a computer, the bus may include a computer bus connected to the computer. Further, the present data multiplexer may also include an encoding device(s) for encoding the video data, the audio data and first additional data and for supplying the encoded data to the data size detecting device and the buffer device. Furthermore, the present data multiplexer may also include a data receiving device for receiving second additional data from outside for supply to a data selecting device.

The present data multiplexer may multiplex video data, audio data and first additional data such as subtitles for use in a digital television broadcasting system and may further multiplex second additional data (private data) such as superimposed dialogue into multiplexed data so as to generate a transport data stream. In such data multiplexer, a multiplexing system for directly multiplexing video data and other data (such as audio data and so forth) and a control system, separate from the multiplexing system, for controlling the multiplexing may be provided and arranged such that the video and other data to be multiplexed and data associated with multiplexing control may be respectively processed in the corresponding system.

In the present data multiplexer, the data size determining or counting device may be arranged within the

control system and may count video data, audio data and first additional data after such data has been compressed and encoded according to a MPEG standard or the like so as to obtain data size information thereof. The buffer
5 device may be arranged within the multiplexing system and may include FIFO (first in first out) memories or the like for buffering the video data, the audio data, and the first additional data. First and second data multiplexing portions may be included within the
10 multiplexing system, wherein the first data multiplexing portion may select and multiplex the buffered video data, audio data, and/or first additional data, and the second data multiplexing portion may select any of the video data, the audio data and the first additional data which
15 are selected and multiplexed by the first data multiplexing portion or may select the second additional data such as superimposed dialogue data under the control of the control system and may multiplex any of the video data, the audio data and the first additional data which
20 are multiplexed and the second additional data. The controlling device may be arranged within the control system and may formulate a plan for multiplexing the video data, the audio data, the first additional data and the second additional data, timing adjustment, scheduling
25 or the like based on the data size of the video data, the audio data and the additional data as determined or counted by the data size counting device. The controlling device may also control the selection by the first and second data multiplexing portions based on the
30 multiplexing plan so as to control the multiplexing of the data in the first and second data multiplexing portions.

According to another aspect of the present invention, a data multiplexing method is provided which
35 comprises the steps of receiving video data, audio data, first additional data, and second additional data; obtaining data sizes of the received video data, audio

data and first additional data; buffering the received video data, audio data and first additional data; selecting the buffered video data, audio data or first additional data; selecting the received second additional data or the selected one of the buffered video data, audio data, and first additional data; formulating a plan for multiplexing the video data, the audio data, the first additional data, and the second additional data based on the data size of the video data, the audio data and the additional data; and controlling the selection of the buffered video data, audio data or first additional data and the selection of the second additional data or the selected one of the buffered video data, audio data, and first additional data based on the multiplexing plan so as to multiplex the video data, the audio data, the first additional data, and the second additional data.

Other objects, features and advantages according to the present invention will become apparent from the following detailed description of illustrated embodiments when read in connection with the accompanying drawings in which corresponding components are identified by the same reference numerals.

BRIEF DESCRIPTION OF THE DRAWINGS

Fig. 1 is a diagram of a data multiplexer according to an embodiment of the present invention;

Fig. 2 is a diagram of the data multiplexer according to an embodiment of the present invention;

Fig. 3 is a diagram of a video encoder in the data multiplexer of Fig. 2;

Fig. 4 is a diagram of an audio encoder in the data multiplexer of Fig. 2; and

Fig. 5 is a flowchart to which reference will be made in explaining the processing performed by a CPU in the data multiplexer of Fig. 2.

DESCRIPTION OF THE PREFERRED EMBODIMENTS

Fig. 1 illustrates a data multiplexer 1. As shown therein, such data multiplexer may include a video

encoder 20, an audio encoder 24, a subtitle encoder 28, and a multiplexer 10 having a buffer memory 100 and a transport stream maker 102. The data multiplexer 1 may receive and encode a video stream, an audio stream, and a subtitle stream (for movie or music promotion) and may multiplex the same into one stream so as to generate a transport stream, as hereinbelow more fully described.

More specifically, the video encoder 20 may receive video data from an external device (not shown) such as an editing device and so forth and may compress and encode the received video data according to a predetermined standard (such as an MPEG2 standard or the like) and output the obtained data as a video stream to the buffer memory 100. The audio encoder 24 may receive audio data from an external device (not shown) and may compress and encode the received audio data according to a predetermined standard (such as an MPEG2 standard or the like) and output the obtained data as an audio stream to the buffer memory 100. The subtitle encoder 28 may receive subtitle data from an external generating subtitle data device (not shown) and may encode the received subtitle data by a predetermined process (such as a linear quantization process and a fixed-length encoding process) and output the obtained result as a subtitle stream to the buffer memory 100.

The buffer memory 100 buffers the video stream, the audio stream and the subtitle stream respectively supplied from the video encoder 20, the audio encoder 24 and the subtitle encoder 28, and supplies an output to the transport stream maker 102. The transport stream maker 102, which may include a high-speed computer having a microprocessor (CPU) or the like, may obtain or read out the video stream, the audio stream, and the subtitle stream (each of which may be referred to as an elementary stream) from the buffer memory 100, may perform scheduling, and may add a header or the like in

accordance with a transmission format so as to generate a transport stream for output therefrom.

In the data multiplexer 1, the buffer memory 100 temporarily stores all the elementary streams therein and the CPU of the transport stream maker 102 performs processing such as scheduling and addition of a header to generate a transport stream. However, in performing such processing, the CPU may access each word (byte) in the elementary streams through a data bus in such a manner that a so-called bus neck or the like may be generated in the data bus of the transport stream maker 102 which may hinder or prevent high-speed processing. Accordingly, such processing manner may not be acceptable for forming a transport stream.

A data multiplexer 2 will now be described with reference to Figs. 2-5 which may overcome the above-described problems of the data multiplexer 1. In such multiplexer 2, by separating a control system for performing scheduling for multiplexing the elementary streams from a multiplexing system for directly multiplexing the elementary streams, high-speed production of a transport stream may be obtained, as hereinbelow more fully described.

As shown in Fig. 2, the data multiplexer 2 generally includes the video encoder 20, the audio encoder 24, the subtitle encoder 28, a multiplexing system 12, and a control system 42. The multiplexing system 12 may include FIFO memories 32a, 32b, and 32c, a RAM 430, a first switch circuit 34, a second switch circuit 36, a FIFO memory 38, and a SCSI (small computer system interface) circuit 40, which may be connected as shown in Fig. 2. The control system 42 may include data size counting interface circuits 30a, 30b, and 30c, an ethernet interface (ENIF) circuit 420, a serial interface (SIF) circuit 422, a CPU 424, a processing RAM 426, and a control data RAM 428, which may be coupled together through a CPU bus as shown in Fig. 2.

The video encoder 20 may include adding circuits 202 and 212, a discrete cosine transform (DCT) circuit 204, a quantizing circuit 206, an inverse quantizing circuit 208, an inverse DCT circuit 210, a frame memory circuit 216, a variable-length encoding (VLC) circuit 218, a bit rate control circuit 220, and a variable-length encoding (VLC) buffer 222, which may be arranged as shown in Fig. 3. The video encoder 20 is adapted to receive an input video data (Video IN) from an external device and to compress and encode the same according to a predetermined standard, such as a MPEG2 standard or the like, and to generate a video stream (MPEG Video stream) for supply to the data size IF 30a and the FIFO memory 32a (Fig. 2). A further description of such video encoder may be obtained from U.S. application Serial No. _____, filed on February 26, 1997 entitled "Image Data Processing Method and Apparatus of Same", which is hereby incorporated by reference.

The audio encoder 24 may include a sub-band analyzing filter bank (SAFB) 240, a linear quantizing circuit 242, a bit compression circuit 244, a fast fourier transfer (FFT) circuit 246, a psychological auditory model 248, a dynamic bit assignment circuit 250, a scale factor selection information storing circuit 252, a scale factor extracting circuit 254, a side information encoding circuit 256, and a bit stream generating circuit 258, as shown in Fig. 4. The audio encoder 24 is adapted to receive audio data (Audio Input) from an external device and to compress and encode the same according to a predetermined standard, such as a MPEG2 standard or the like, and to generate an audio stream (MPEG Audio stream) for supply to the data size IF 30b and the FIFO memory 32b (Fig. 2). A further description of such audio encoder may be obtained from an article entitled "ISO-MPEG-1 Audio: A Generic Standard for Coding of High-Quality Digital Audio", by K. Brandenburg et al., J.

Audio Eng. Soc., Vol. 42, No. 10, October 1994, pages 780-792, which is hereby incorporated by reference.

The subtitle encoder 28 is adapted to receive additional data such as subtitle data from an external device and to encode the same, in a manner similar to that previously described, and to generate a subtitle stream for supply to the data size IF 30c and the FIFO memory 32c (Fig. 2).

Further, encoded data (such as subtitle data, closed-caption data, and so forth) may be supplied from an external device. For example, encoded subtitle data may be supplied through a LAN (local area network) such as the Ethernet to the ENIF circuit 420 or encoded subtitle data may be supplied through a serial line to the serial interface 422, and such received encoded subtitle data may be supplied through the CPU bus to the RAM 430 for storage therein. Since the amount of encoded subtitle data is relatively small, as compared to the amount of encoded video data and/or encoded audio data, supplying the encoded subtitle data on the CPU bus may not adversely affect the CPU bus traffic. In this situation, the ENIF circuit 420 or the serial interface 422 may detect information such as the header and/or size information (which may be written in the header) in the encoded subtitle data, and the detected information may be supplied through the CPU bus to the CPU 424.

In the multiplexing system 12 (Fig. 2), the FIFO memories 32a, 32b and 32c respectively buffer the video stream, the audio stream and the subtitle stream received from the video encoder 20, the audio encoder 24 and the subtitle encoder 28 and supply output streams to input terminals a, b and c of the switch circuit 34. Additionally, the encoded subtitle data stored in the RAM 430 may be supplied to an input terminal d of the switching circuit 34 under the control of the CPU 424. In accordance with a control signal which may be supplied from the CPU 24, the switch circuit 34 selects any of the

input terminals a, b, c and d and supplies the respective elementary stream supplied to the selected input terminal to an input terminal b of the switch circuit 36. As a result, a multiplexed signal or stream may be formed and
5 supplied to the input terminal b of the switch circuit 36. The switch circuit 34 may select none of the input terminals a, b, c and d and, as such, output a predetermined amount of blank data (for example, consecutive logic values of 1 or 0) when no elementary
10 stream is supplied to any of the input terminals or when a so-called stuffing process is being performed.

The RAM 26 may supply a signal or additional data stream, which may be representative of a header, to an input terminal a of the switch circuit 36. In
15 accordance with a control signal which may be supplied by the CPU 424, the switch circuit 36 may select any of the input terminals a and b so as to multiplex the elementary streams supplied from the switch circuit 34 to the input terminal b of the switch circuit 36 and the additional
20 data stream (header information) supplied from the processing RAM 426 to the input terminal a of the switch circuit 36. A multiplexed or selected data stream is supplied from the switch circuit 36 to the FIFO memory 38 and the SCSIIF circuit 40.

25 The FIFO memory 38 buffers the multiplexed data stream received from the switch circuit 36 and supplies an output or a transport stream to an external device (not shown) such as a communication line and so forth. The SCSIIF circuit 40 receives the multiplexed data
30 stream from the switch circuit 36 and supplies the same to a storage device (not shown) such as a hard disk drive (HDD) or a magnetic optical disk drive (MOD) wherein the data stream is stored.

In the control system 42, the data size IFs
35 30a, 30b, and 30c may count the data size for each frame of the video stream, the audio stream, and the subtitle stream respectively supplied from the video encoder 20,

the audio encoder 24, and the subtitle encoder 28 and may supply the obtained result to the CPU 42 by way of the CPU bus. Such counting of data sizes may be achieved by use of counters which may be included in the data size
5 IFS 30a, 30b, and 30c. Alternatively, data size information may be determined by the respective encoder and supplied as an output signal therefrom, whereupon such data size information signal may be detected and supplied to the CPU 424.

10 The ENIF circuit 420 may receive private data through a LAN (not shown) such as Ethernet and may output data to the CPU 424 through the CPU bus. The SIF circuit 422 may receive private data having a serial format from, for example, a computer or the like, and may output data
15 to the CPU 424. Such so-called private data may include encoded subtitle data, closed caption data, user data, and so forth.

The CPU 424 may include a microprocessor and a ROM for storing programs. Such CPU is adapted to receive
20 and store the data sizes from the data size IFS 30a, 30b and 30c, and data from the ENIF circuit 420 and the SIF circuit 422. The CPU is further adapted to formulate a multiplexing plan or to control the multiplexing operation of the present data multiplexer. That is, the
25 CPU 424 may control the multiplexing of the elementary streams, timing adjustment and scheduling for multiplexing based on the data sizes stored in the processing RAM 426, and the switching or multiplexing operation of the switch circuits 34 and 36 according to
30 the multiplexing plan by way of the CPU bus.

Control data for processing the CPU 424 may be stored in the control data RAM 428. Additionally, the CPU may control or utilize the processing RAM 426 for processing, storing, and/or supplying data. For example,
35 the CPU 424 may use the processing RAM 426 to generate header information, store such header information, and output the same to the input terminal a of the switch

circuit 36 on the basis of a scheduling procedure or the like in accordance with control data stored in the control data RAM 428. Alternatively, the header information or a portion thereof may be generated on the basis of private data (such as user data) supplied from the ENIF circuit 420 or the SIF circuit 422 and stored in the RAM 426.

An operation of the data multiplexer 2 will now be described hereinbelow.

Video data, audio data, and subtitle data are respectively supplied to the video encoder 20, the audio encoder 24, and the subtitle encoder 28 and encoded thereat. The data size of the encoded video stream, audio stream and subtitle stream are determined by counting the data in the data size IFs 30a, 30b and 30c and the obtained counted data sizes are supplied to the CPU 424.

On the other hand, when encoded subtitle data is supplied through a LAN (such the Ether network) to the ENIF circuit 420, or when encoded subtitle data is supplied through a serial line to the serial interface 422, the ENIF circuit 420 or the serial interface 422 may detect the data size, whereupon the detected data size is supplied to the CPU 424 through the CPU bus. In this situation, the encoded sub-code data may be supplied to the RAM 430 and outputted therefrom to the input terminal d of the switching circuit 34 under the control of the CPU 424.

Data may be switched or multiplexed by use of switch circuits 34 and 36 in accordance with control signals from the CPU 424. An output from the switch circuit 36 is supplied to the FIFO 38 and the SCSIIF circuit 40. The FIFO 38 buffers the received data and outputs a transport stream which may be supplied over a communication line or the like. The SCSIIF circuit 40 transmits the received data to a hard disc drive or the like so as to record the same.

The processing performing by the CPU 24 will now be further described with reference to the flowchart of Fig. 5.

At step S102, the CPU 424 receives the data sizes of a frame(s) for a video stream, an audio stream and a subtitle stream from the data size IF 30a, 30b and 30c and stores the received data sizes in the processing RAM 426. The CPU 424 may receive data sizes from the ENIF circuit 420 and the SIF circuit 422, whereupon the CPU 424 stores such data sizes. Processing then proceeds to step S103 wherein the parameters may be initialized by the CPU 424. Processing then proceeds to step S104.

In step S104, the CPU 424 formulates a multiplexing plan. That is, a loop iteration number N is determined. Such loop iteration number N may indicate the number of packets which may be inserted into one video frame or a duration thereof, in which the size of a packet may have a fixed predetermined value such as 188 bytes. Accordingly, the loop iteration number N may be determined on the basis of the data rate of the transport stream. For example, the loop iteration number N may be defined as the data rate (bytes) of the transport stream/30 frames per second (when a NTSC system is utilized)/188 (bytes). The scheduling of the multiplexing is determined on the basis of the loop iteration number N and the received respective data sizes.

Processing then proceeds to step S106, wherein a determination is made by the CPU 424 as to whether the multiplexing plan indicates that a video stream is to be outputted. If such determination is affirmative, processing proceeds to step S107. At step S107, the CPU 424 controls the switch circuit 36 such that header information is selected from input terminal a which, in turn, may be supplied from the RAM 426. Thereafter, processing proceeds to step S108, wherein the CPU 424 controls the switch circuit 34 to select the video stream

(which may be obtained from terminal a of switch circuit 34) and controls the switch circuit 36 to select the data stream from the switch circuit 34 (which may be obtained from terminal b of switch circuit 36) so that the video stream is multiplexed to the transport stream. Processing then proceeds to step S110.

If, on the other hand, the determination in step S106 is negative, processing proceeds to step S110.

In step S110, a determination is made by the CPU 424 as to whether the multiplexing plan indicates that an audio stream is to be outputted. If such determination is affirmative, processing proceeds to step S111. At step S111, the CPU 424 controls the switch circuit 36 such that header information is selected from input terminal a which, in turn, may be supplied from the RAM 426. Thereafter, processing proceeds to step S112, wherein the CPU 424 controls the switch circuit 34 to select the audio stream (which may be obtained from terminal b of switch circuit 34) and controls the switch circuit 36 to select the data stream from the switch circuit 34 (which may be obtained from terminal b of switch circuit 36) so that the audio stream is multiplexed to the transport stream.

If, on the other hand, the determination in step S110 is negative, processing proceeds to step S114.

In step S114, a determination is made by the CPU 424 as to whether the multiplexing plan (procedure) indicates that a subtitle stream is to be outputted from the subtitle encoder. If such determination is affirmative, processing proceeds to step S115. At step S115, the CPU 424 controls the switch circuit 36 such that header information is selected from input terminal a which, in turn, may be supplied from the RAM 426. Thereafter, processing proceeds to step S116, wherein the CPU 424 controls the switch circuit 34 to select the subtitle stream (which may be obtained from terminal c of switch circuit 34) and controls the switch circuit 36 to

select the data stream from the switch circuit 34 (which may be obtained from terminal b of switch circuit 36) so that the subtitle stream is multiplexed to the transport stream. Processing then proceeds to step S118.

5 If, on the other hand, the determination in step S114 is negative, processing proceeds to step S118.

 In step S118, a determination is made by the CPU 424 as to whether the multiplexing plan indicates that an additional or private data stream (header
10 information) is to be outputted. If such determination is affirmative, processing proceeds to step S119. At step S118, the CPU 424 controls the switch circuit 36 to select the additional data stream in order to multiplex the additional data stream (header information) to the
15 transport stream. Processing then proceeds to step S120, wherein the CPU 424 controls the switch circuit 34, the switch circuit 36 and the RAM 430 to output the private data from the RAM 430, resulting in the multiplexing of the same to the transport stream. Thereafter, processing
20 then proceeds to step S122.

 If, on the other hand, the determination in step S118 is negative, processing proceeds to step S122.

 At step S122, a determination is made by the CPU 424 as to whether $n=N$. If such determination is
25 affirmative, that is, if $n=N$, then the processing is terminated. However, if such determination is negative, that is, if $n \neq N$, N is incremented by one and processing returns to step S106.

 Therefore, in the data multiplexer 2,
30 information indicative of the size of the video data, audio data and/or additional data may be supplied to the CPU by way of a CPU or data bus; whereas the video data, audio data and/or additional data or elementary stream(s) thereof which may have a relatively large amount of data
35 may not transported to the CPU over the CPU bus. Instead, the video data, audio data and/or additional data may be supplied through a number of switch circuits

so as to form a transport or multiplexed stream. As a result, the likelihood of a bottleneck or bus neck occurring on the CPU bus is greatly reduced so that high-speed multiplexing of the elementary stream to a transport stream may be achieved.

Further, the subtitle encoder 28 and the private data lines may both be utilized to supply information. For example, subtitle information may be supplied through the subtitle encoder 28 and closed captioned may be supplied through the private data lines. As another example, subtitle information may be supplied through the private data lines and other information may be supplied through the subtitle encoder 28. As is to be appreciated, either of the private data lines or the encoder 28 may be omitted depending upon the desired application or use.

Additionally, since a multiplexing plan is formulated by software processing performed by the CPU 424 each time the transport stream is produced, the prevent invention enables the type or number of additional data stream (header information) to be added to be readily changed as compared to the arrangement wherein an elementary stream is multiplexed to the transport stream using hardware.

Although the data multiplexer of Fig. 2 was described as having a certain number of each type of elements, the present data multiplexer is not so limited and may have other numbers of such elements. For example, none or more than one ENIF circuit 420 or SIF circuit 422 may be utilized. Further, any number of elementary streams may be multiplexed to obtain a transport stream.

Additionally, the data multiplexer 2 may be modified so as to obtain a transport stream which may be desired for a particular application. For example, the data multiplexer 2 may be modified so that a data stream associated with an editing process or a broadcasting

process is multiplexed in place of the subtitle stream to obtain the transport stream.

Thus, as described above, the present data multiplexer may enable audio data, video data and
5 additional data to be multiplexed in a digital television broadcasting system or the like at a relatively high speed and may enable changes in the kind of additional data and in processing to be readily incorporated.

Although preferred embodiments of the present
10 invention and modifications thereof have been described in detail herein, it is to be understood that this invention is not limited to these embodiments and modifications, and that other modifications and variations may be effected by one skilled in the art
15 without departing from the spirit and scope of the invention as defined by the appended claims.

WHAT IS CLAIMED IS:

1. A data multiplexing apparatus comprising:
data size detecting means for detecting data
sizes of input video data and audio data;
5 buffer means for buffering said input video
data and audio data;
means for formulating a multiplexing plan for
said input video data and audio data in response to the
detected data sizes and for controlling the multiplexing
10 of said video data and audio data in response to said
multiplexing plan so as to obtain a multiplexed data
stream;
bus means for connecting said data size
detecting means and said controlling means;
15 data supply line means for supplying said input
video data and audio data to said buffer means; and
data output line means for outputting said
multiplexed data stream to an external apparatus,
said bus means being separated from said data
20 supply line means and said data output line means such
that said video data and audio data do not pass through
said bus means.
2. A data multiplexing apparatus as in claim
1, wherein said controlling means includes a computer,
25 and wherein said bus means includes a computer bus
connected to said computer.
3. A data multiplexing apparatus as in claim
1, further comprising encoding means for encoding the
video data, the audio data, and first additional data for
30 supply to said data size detecting means and said buffer
means.
4. A data multiplexing apparatus as in claim
1, further comprising data receiving means for receiving
additional data and for supplying the received additional
35 data to data selecting means.
5. A data
multiplexing method comprising the steps of:

receiving video data, audio data, first additional data, and second additional data;

obtaining data sizes of the received video data, audio data and first additional data;

5 buffering the received video data, audio data and first additional data;

selecting the buffered video data, audio data or first additional data;

selecting the received second additional data
10 or the selected one of the buffered video data, audio data, and first additional data;

formulating a plan for multiplexing the video data, the audio data, the first additional data, and the second additional data based on the data size of the
15 video data, the audio data and the additional data; and

controlling the selection of the buffered video data, audio data or first additional data and the selection of the second additional data or the selected one of the buffered video data, audio data, and first
20 additional data based on the multiplexing plan so as to multiplex the video data, the audio data, the first additional data, and the second additional data.

6. A data multiplexing apparatus comprising:
means for receiving audio data and video data;
25 means for obtaining size information for said audio data and said video data;

control means for receiving said size information from the obtaining means by way of a first supply means and for controlling a multiplexing operation
30 of said audio data and said video data in accordance with said size information; and

means including a second supply means for multiplexing said audio data and said video data so as to form a multiplexed data stream and for supplying the same
35 therefrom;

said first supply means and said second supply means being arranged such that said audio data and said video data are not supplied to said computation means.

7. A data multiplexing apparatus comprising:
5 means for receiving audio data, video data, and additional data and for obtaining size information for said audio data, said video data, and said additional data;

control means for receiving said size
10 information from the obtaining means by way of a data bus and for providing control signals in accordance with said size information; and

means for multiplexing said audio data, said video data, and said additional data in accordance with
15 said control signals so as to form a multiplexed data stream and for supplying the same therefrom;

said data bus being arranged such that said audio data and said video data are not supplied to said control means.

20 8. A data multiplexing apparatus according to claim 7, wherein said additional information includes subtitle data.

9. A data multiplexing apparatus according to claim 6, wherein said means for obtaining size
25 information includes counters for counting said audio data, said video data and said additional data.

10. A data multiplexing method comprising the steps of:

receiving audio data, video data, and
30 additional data and obtaining size information for said audio data, said video data, and said additional data;
supplying said size information by way of a data bus to a central processing unit (CPU) which forms control signals in accordance with said size information;
35 and

multiplexing said audio data, said video data, and said additional data in accordance with said control signals so as to form a multiplexed data stream;

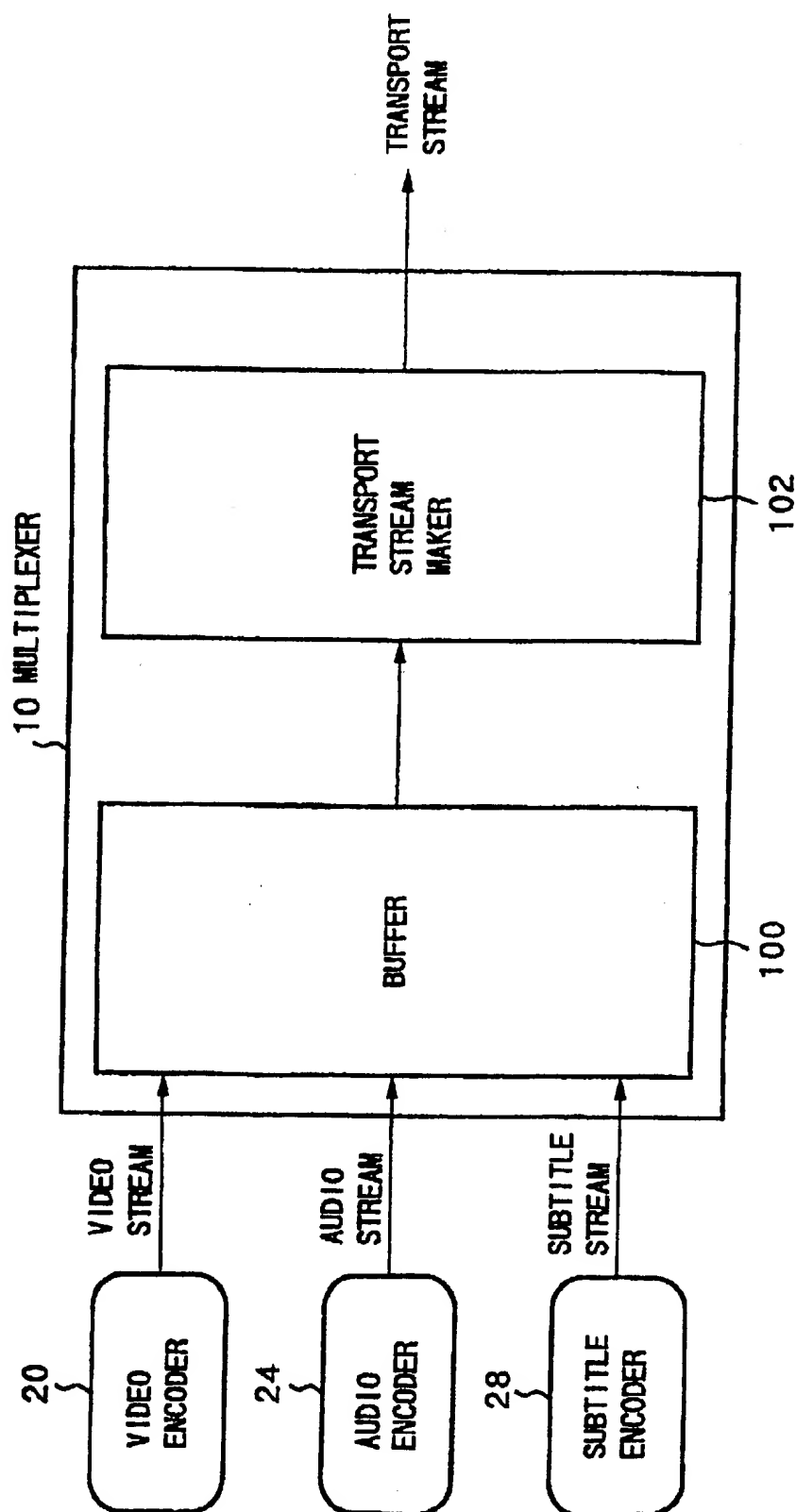
5 said data bus being arranged such that said audio data and said video data are not supplied to said control means.

11. A data multiplexing method according to claim 10, wherein said additional information includes subtitle data.

10 12. A data multiplexing method according to claim 10, wherein said size information is obtained by counting said audio data, said video data and said additional data.

1/5

FIG.1



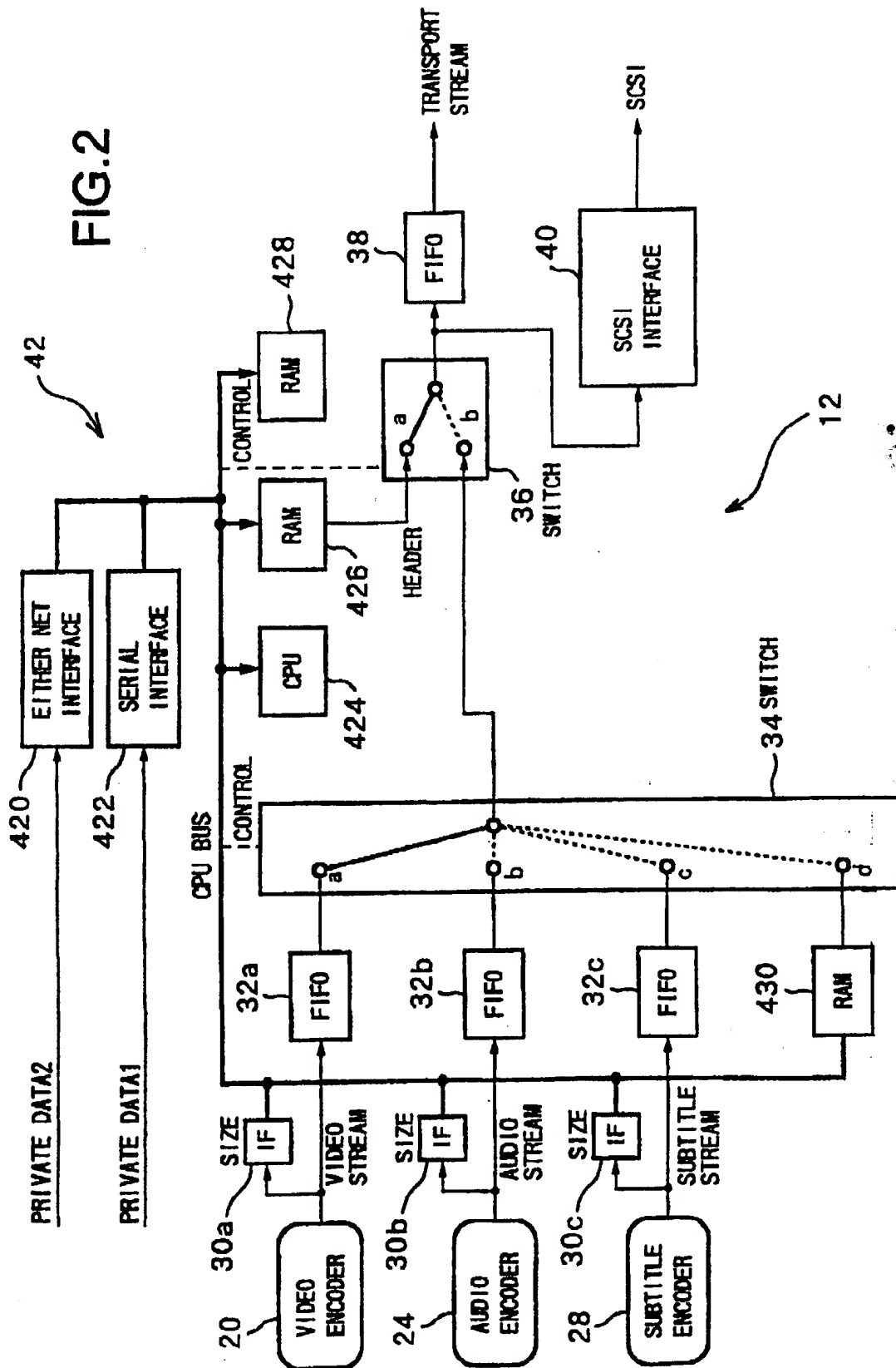
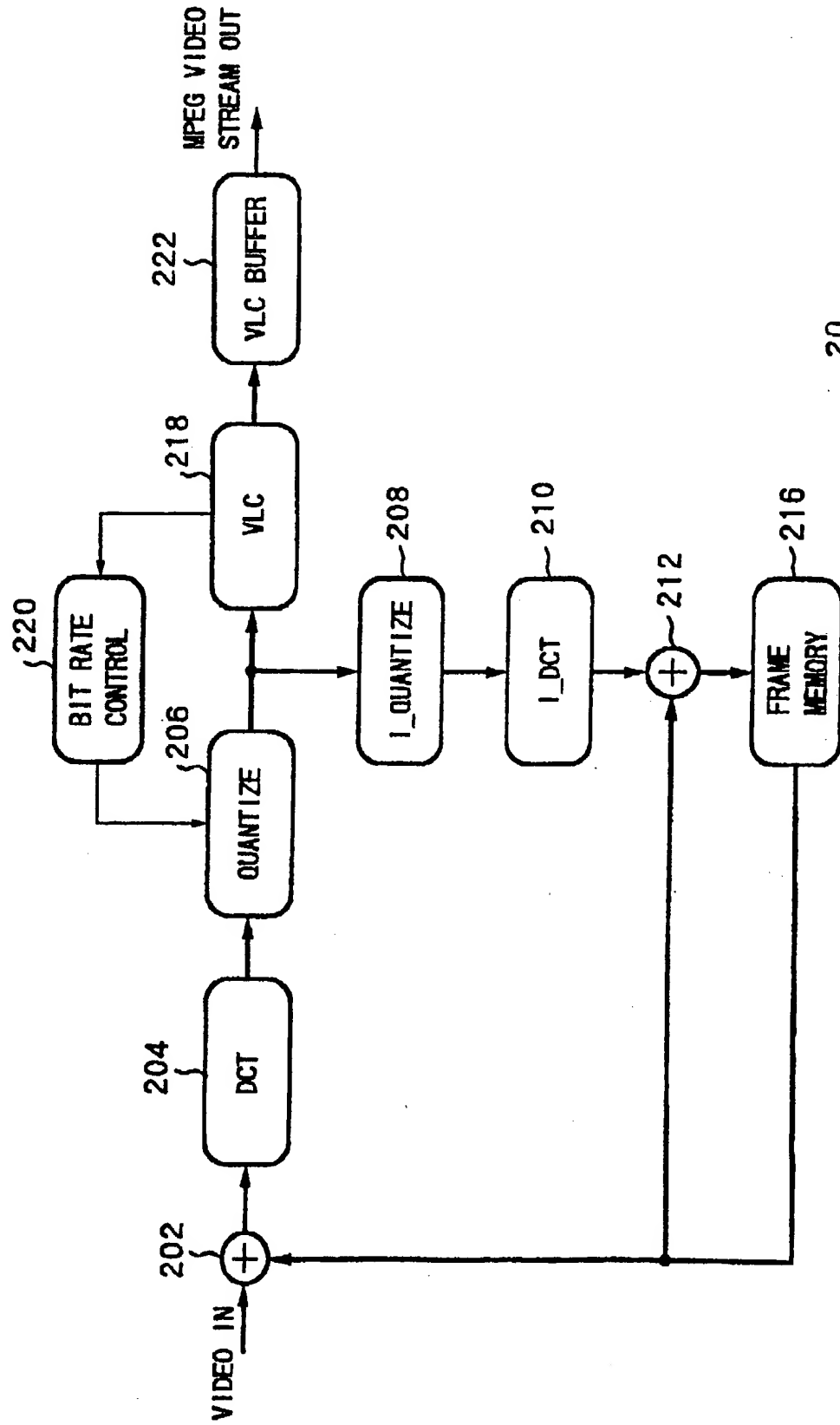
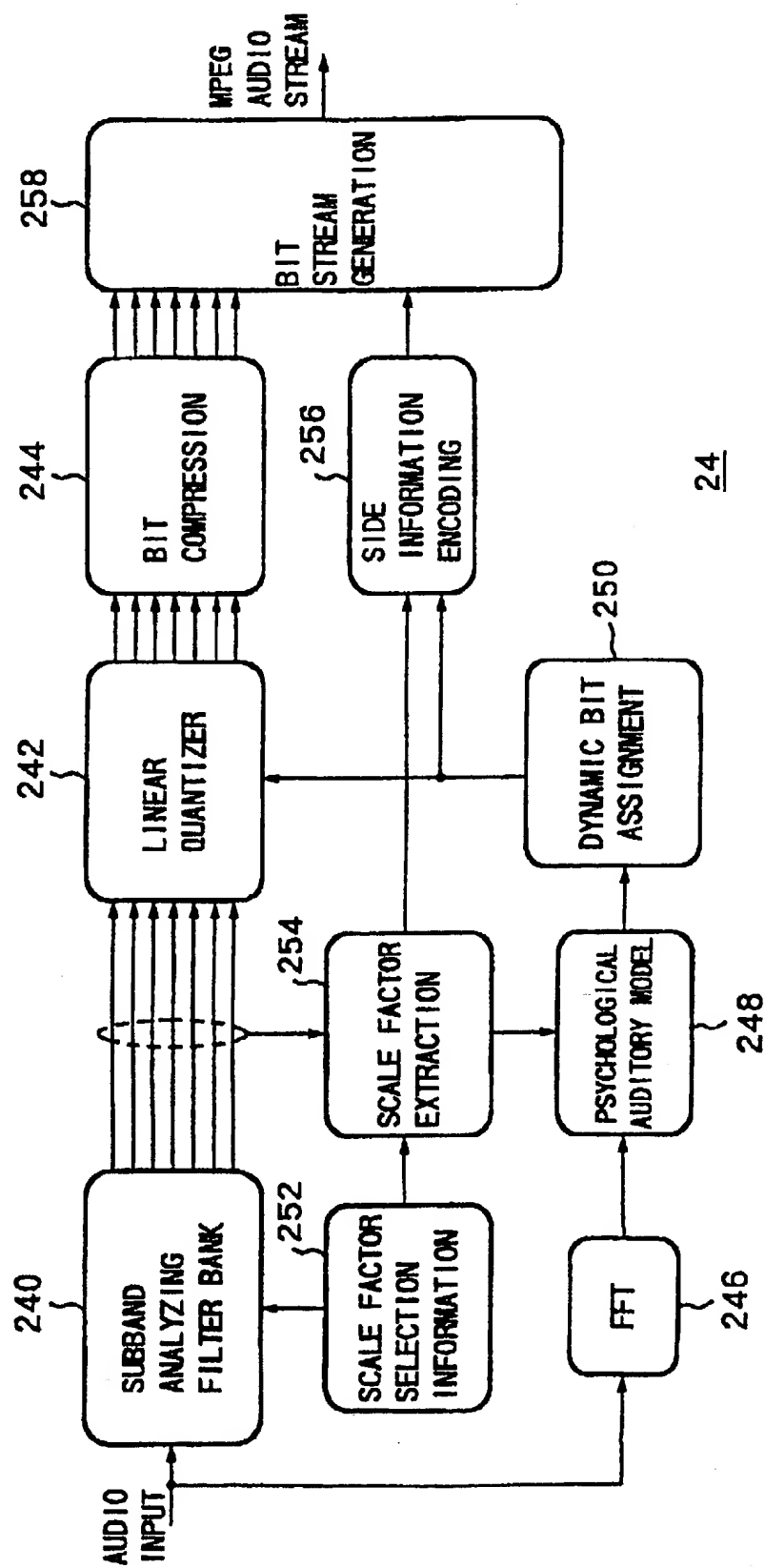


FIG.3



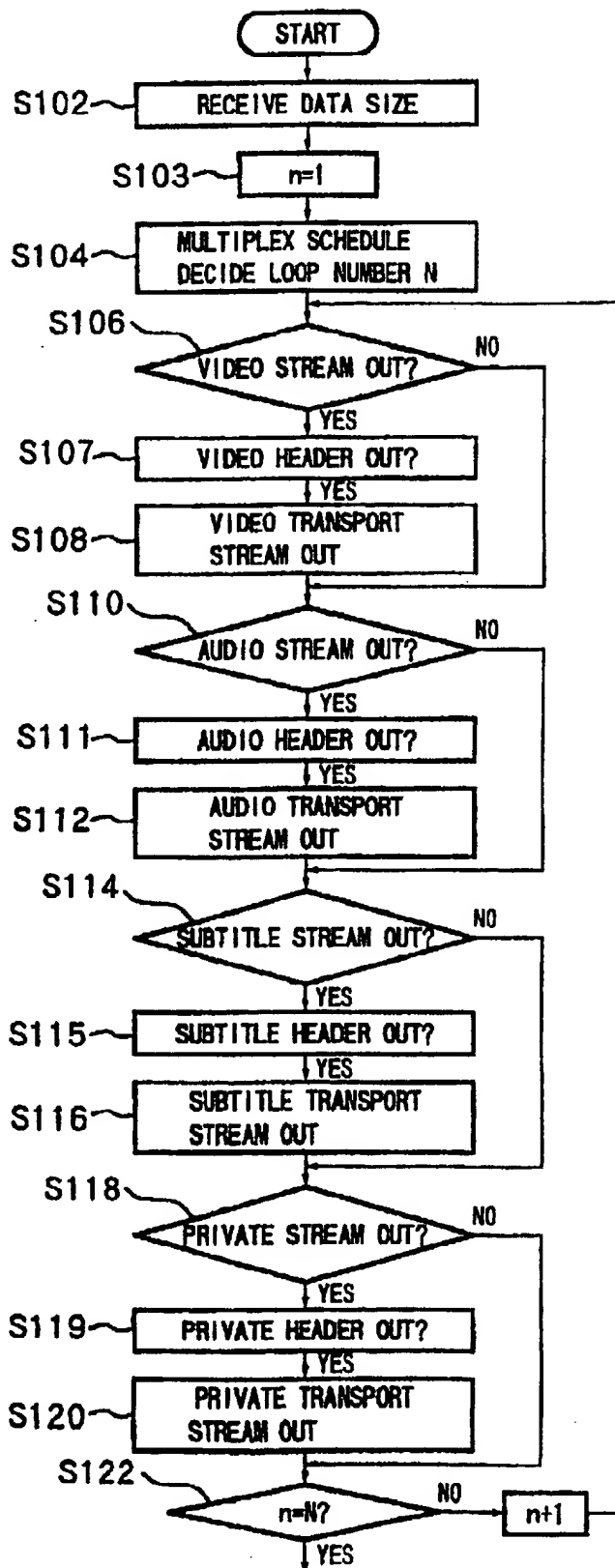
4/5

FIG. 4



5/5

FIG.5



* n: MULTIPLEX LOOP NUMBER

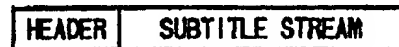
* VIDEO TRANSPORT STREAM



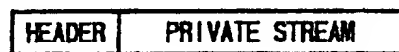
* AUDIO TRANSPORT STREAM



* SUBTITLE TRANSPORT STREAM



* PRIVATE TRANSPORT STREAM



INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB 97/00543

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H04N7/52

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H04N H04J

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 515 101 A (AMERICAN TELEPHONE & TELEGRAPH) 25 November 1992 see page 8, line 53 - page 10, line 19 see page 12, line 27 - line 45 see page 13, line 17 - line 32; figures 2,6,7	1-12
A	US 5 446 738 A (KIM KYEONG S ET AL) 29 August 1995 see column 4, line 8 - line 37; figure 1F	1,2,10
X	EP 0 425 834 A (TELETTRA LAB TELEFON) 8 May 1991	1,5-7,10
A	see page 2, column 1, line 26 - column 2, line 20; figure 1	2-4,8,9, 11,12
	--- -/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search

31 July 1997

Date of mailing of the international search report

0 8. 08. 97

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+ 31-70) 340-2040, Fx. 31 651 epo nl,
Fax: (+ 31-70) 340-3016

Authorized officer

Foglià, P

INTERNATIONAL SEARCH REPORT

Int. l. Application No
PCT/IB 97/00543

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 618 695 A (SONY CORP) 5 October 1994 see page 7, column 11, line 42 - page 8, column 13, line 27; figure 2 ---	1-12
A	EP 0 596 732 A (CANON KK) 11 May 1994 see page 5, column 7, line 11 - page 6, column 10, line 4; figures 4,5 ---	1-12
A	EP 0 322 026 A (ALCATEL NV ;BELL TELEPHONE MFG (BE)) 28 June 1989 see page 3, line 34 - line 51; figure 1 ---	1,2,10
A	FERNSEH UND KINOTECHNIK, vol. 48, no. 10, 1 October 1994, HEIDELBERG, DE, pages 545-550, 553, XP000468290 RIEMANN U: "DER MPEG-2-STANDARD GENERISCHE CODIERUNG FUR BEWEGTBILDER UND ZUGEHORIGER AUDIO-INFORMATION MULTIPLEX-SPEZIFIKATION FOR DIE FLEXIBLE UBERTRAGUNG DIGITALER DATENSTROME" -----	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/IB 97/00543

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0515101 A	25-11-92	US 5159447 A	27-10-92
		JP 6253277 A	09-09-94
		KR 9505618 B	27-05-95

US 5446738 A	29-08-95	KR 9603505 B	14-03-96
		JP 6268665 A	22-09-94

EP 0425834 A	08-05-91	IT 1237668 B	15-06-93
		DE 69030235 D	24-04-97
		JP 3209990 A	12-09-91
		US 5202886 A	13-04-93

EP 0618695 A	05-10-94	CN 1102902 A	24-05-95
		JP 6343158 A	13-12-94
		US 5511054 A	23-04-96

EP 0596732 A	11-05-94	JP 6225219 A	12-08-94

EP 0322026 A	28-06-89	BE 1001414 A	24-10-89
		AU 2652488 A	15-06-89
		CA 1310435 A	17-11-92
		CN 1035404 A,B	06-09-89
		DE 3882680 A	02-09-93
		DE 3882680 T	13-01-94
		ES 2043793 T	01-01-94
		JP 2004074 A	09-01-90
		KR 9611771 B	30-08-96
		NO 300749 B	14-07-97
		US 4912702 A	27-03-90
